

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-355122

(43)Date of publication of application : 26.12.2000

(51)Int.Cl.

B41J 2/44
G03G 15/01
H04N 1/113

(21)Application number : 11-169277

(71)Applicant : CANON INC

(22)Date of filing : 16.06.1999

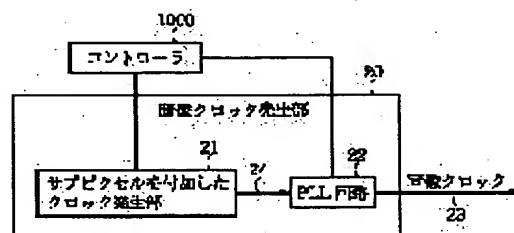
(72)Inventor : HIRASAWA HIDEAKI

(54) IMAGE FORMING APPARATUS

(57)Abstract:

PROBLEM TO BE SOLVED: To accurately correct a main scanning magnification at low cost without enlarging a frequency jitter of an image clock and to markedly suppress image shift at a portion having added sub-pixels.

SOLUTION: A controller 1000 detects a scanning width of each image forming section based on a detected result by an optical sensor. A part of a cycle of an image clock is varied while a laser scanner is scanning across an image region by a clock generating section 21 having added sub-pixels on the basis of the detected result, then an image clock having an amount of change of frequency by a unit of time which is smaller than the image clock of which the cycle is varied is outputted from a PLL circuit 22.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-355122

(P2000-355122A)

(43) 公開日 平成12年12月26日 (2000. 12. 26)

(51) Int.Cl. ⁷	識別記号	F I	テ-マ-コード (参考)
B 4 1 J 2/44		B 4 1 J 3/00	M 2 C 3 6 2
G 0 3 G 15/01	1 1 2	G 0 3 G 15/01	1 1 2 A 2 H 0 3 0
H 0 4 N 1/113		H 0 4 N 1/04	1 0 4 A 5 C 0 7 2

審査請求 未請求 請求項の数23 O L (全 14 頁)

(21) 出願番号 特願平11-169277

(22) 出願日 平成11年6月16日 (1999. 6. 16)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 平澤 英明

東京都大田区下丸子3丁目30番2号 キヤ

ノン株式会社内

(74) 代理人 100071711

弁理士 小林 将高

Fターム (参考) 2C362 BA04 BA50 BA52 BA68 BB28

CA18 CA22 CA39

2H030 AA01 AB02 BB02 BB16

5C072 AA03 BA04 BA19 CA06 HA02

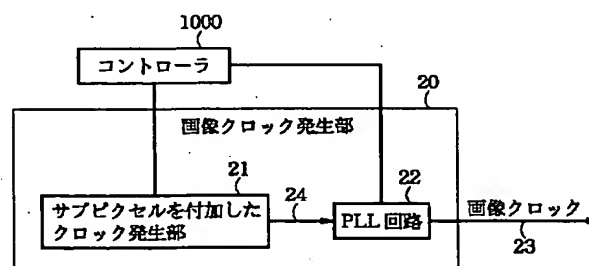
HB13 JA07 QA14 UA20

(54) 【発明の名称】 画像形成装置

(57) 【要約】

【課題】 画像クロックの周波数ジッタを大きくすることなく低コストで精度よく主走査倍率を補正させるとともに、サブピクセルを付加した箇所における画像ずれを格段に低減させること。

【解決手段】 光センサの検知結果により各画像形成部の走査幅をコントローラ1000が検出し、該検出結果に基づいてサブピクセルを付加したクロック発生部21でレーザスキャナが画像領域を走査中に画像クロックの一部の周期を可変させ、PLL回路22で周期が可変された画像クロックよりも単位時間あたりの周波数変化量が小さい画像クロックを出力する構成を特徴とする。



1

【特許請求の範囲】

【請求項 1】 それぞれ像担持体を光ビームで走査する走査部を有する複数の画像形成手段と、前記各画像形成手段に供給する画像クロックを発生する複数の画像クロック発生手段と、前記走査部で走査される光ビームを前記画像クロックに同期した画像信号に基づいて変調する変調手段と、前記各画像形成手段の主走査方向の走査幅を検出する走査幅検出手段とを有する画像形成装置であって、

前記複数の画像クロック発生手段の少なくとも 1 つに対して、前記走査部が画像領域を走査中に画像クロックの一部の期間の周期を可変とする周期可変手段と、前記走査幅検出手段の検出結果に基づいて前記各画像形成手段の走査幅を一致させるべく前記周期可変手段を制御する走査幅補正手段と、前記周期可変手段で周期が可変された画像クロックを入力し、該周期が可変された画像クロックよりも単位時間あたりの周波数変化量が小さい画像クロックを出力する画像クロック変換手段と、を有することを特徴とする画像形成装置。

【請求項 2】 前記各画像クロック発生手段は、前記周期可変手段と前記画像クロック変換手段とを有することを特徴とする請求項 1 記載の画像形成装置。

【請求項 3】 前記周期可変手段は、位相比較器の出力に応じた電圧を出力するローパスフィルタを含む PLL 回路であることを特徴とする請求項 1 記載の画像形成装置。

【請求項 4】 前記 PLL 回路は、制御系の定数である自然角周波数を可変とする自然角周波数可変手段を有することを特徴とする請求項 3 記載の画像形成装置。

【請求項 5】 前記走査部により走査された光ビームを所定位置で検出して水平同期信号を出力する水平同期信号出力手段を有し、

前記周期可変手段は、前記水平同期信号出力手段から出力される水平同期信号に基づいて主走査方向の書き出し位置の同期を行う同期部を有することを特徴とする請求項 1 または 3 記載の画像形成装置。

【請求項 6】 前記画像クロック変換手段は、前記画像クロックの周波数変化を所定時間内に終わらせることを特徴とする請求項 1 記載の画像形成装置。

【請求項 7】 前記画像クロック変換手段は、前記画像クロックの周波数変化を前記走査部が画像領域を走査している時間内に終わらせることを特徴とする請求項 1 記載の画像形成装置。

【請求項 8】 前記画像クロック変換手段は、前記画像クロックの周波数変化をつぎの水平同期信号が出力されるまでに終わらせることを特徴とする請求項 1 記載の画像形成装置。

【請求項 9】 前記周期可変手段は、入力されるクロックを分周することにより画像クロックを生成する分周器

2

を備え、前記分周器の分周比を可変とすることにより画像クロック周期を可変とすることを特徴とする請求項 1 記載の画像形成装置。

【請求項 10】 それぞれ像担持体を光ビームで走査する走査部を有する複数の画像形成手段と、

前記各画像形成手段に供給する画像クロックを発生する複数の画像クロック発生手段と、

前記走査部で走査される光ビームを前記画像クロックに同期した画像信号に基づいて変調する変調手段と、前記各画像形成手段の主走査方向の走査幅を検出する走査幅検出手段とを有し、

前記各画像クロック発生手段は、前記画像形成手段の主走査方向の走査幅を所望の幅に変更する場合に、前記走査幅検出手段で検出された走査幅と前記所望の幅とに応じた個数のサブピクセルをクロックに付加する付加部と、

前記付加部から出力されるクロックの単位時間あたりの周波数変化量を小さくして画像クロックとして出力する画像クロック変換部と、を有することを特徴とする画像形成装置。

【請求項 11】 前記付加部は、前記画像形成手段の主走査方向の走査幅を所望の幅に変更する場合に、前記走査幅検出手段で検出された走査幅と前記所望の幅とに応じた個数のサブピクセルを前記走査部が画像領域を走査中にクロックに付加することを特徴とする請求項 10 記載の画像形成装置。

【請求項 12】 それぞれ像担持体を光ビームで走査する走査部を有する複数の画像形成手段と、

前記各画像形成手段に供給する画像クロックを発生する複数の画像クロック発生手段と、

前記走査部で走査される光ビームを前記画像クロックに同期した画像信号に基づいて変調する変調手段と、前記各画像形成手段の主走査方向の走査幅を検出する走査幅検出手段とを有し、

前記各画像クロック発生手段は、入力されるクロックを複数の分周比で分周可能な分周部と、

前記画像形成手段の主走査方向の走査幅を所望の幅に変更する場合に、前記走査幅検出手段で検出された走査幅と前記所望の幅とに応じた期間中に前記分周部の分周比を異なる分周比に切り換えておく制御部と、

前記分周部から出力されるクロックの単位時間あたりの周波数変化量を小さくして画像クロックとして出力する画像クロック変換部と、を有することを特徴とする画像形成装置。

【請求項 13】 前記制御部は、前記画像形成手段の主走査方向の走査幅を所望の幅に変更する場合で前記所望の幅が前記走査幅検出手段で検出された走査幅より大きいときは、前記走査幅検出手段で検出された走査幅と前記所望の幅とに応じた期間中に前記分周部の分周比をもとの分周比より大きい分周比に切り換えておくことを特

徴とする請求項 12 記載の画像形成装置。

【請求項 14】 前記制御部は、前記画像形成手段の主走査方向の走査幅を所望の幅に変更する場合で前記所望の幅が前記走査幅検出手段で検出された走査幅より小さいときは前記走査幅検出手段で検出された走査幅と前記所望の幅とに応じた期間中に前記分周部の分周比をもとの分周比より小さい分周比に切り換えておくことを特徴とする請求項 12 記載の画像形成装置。

【請求項 15】 前記制御部は、前記走査部が画像領域を走査中に前記分周部の分周比を異なる分周比に切り換え、前記走査幅検出手段で検出された走査幅と前記所望の幅とに応じた期間経過した後にもとの分周比に切り換えることを特徴とする請求項 12 記載の画像形成装置。

【請求項 16】 前記走査部により走査されたレーザビームを所定の位置で検出して水平同期信号として出力する水平同期信号出力手段を有し、前記分周部は、前記水平同期信号に基づいて主走査方向書き出し位置の同期を行うことを特徴とする請求項 12 記載の画像形成装置。

【請求項 17】 前記画像クロック変換部は、所定時間内に前記画像クロックの周波数を所定の周波数に回復させることを特徴とする請求項 10 または 12 記載の画像形成装置。

【請求項 18】 前記所定時間は、前記走査部が画像領域を走査している時間であることを特徴とする請求項 17 記載の画像形成装置。

【請求項 19】 前記所定時間は、つぎの水平同期信号が入力されるまでの時間であることを特徴とする請求項 17 記載の画像形成装置。

【請求項 20】 前記画像クロック変換部は、ローパスフィルタを有する PLL 回路を備え、前記 PLL 回路の自然角周波数を調整することにより所定時間内に前記画像クロックの周波数を所定の周波数に回復させることを特徴とする請求項 17 記載の画像形成装置。

【請求項 21】 前記所望の幅は、基準となる画像形成手段の主走査方向の走査幅であることを特徴とする請求項 10 または 12 記載の画像形成装置。

【請求項 22】 前記所望の幅は、前記走査幅検出手段により検出された各画像形成手段の主走査方向の走査幅のうち最大の幅であることを特徴とする請求項 10 または 12 記載の画像形成装置。

【請求項 23】 前記画像クロック変換部は、PLL 回路を用いて構成されることを特徴とする請求項 10 または 12 記載の画像形成装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、画像クロックに同期した画像信号に応じて変調される光ビームで像担持体上を走査することにより画像を形成する複数の画像形成手段を備える画像形成装置に関するものである。

【0002】

【従来の技術】 従来の電子写真方式のカラープリンタ、カラー複写機、カラーファクシミリ等の画像形成装置においては、高速にフルカラー画像を形成するために複数の画像形成部を有し、搬送ベルト上に保持された記録材上や中間転写ベルト上に順次異なる色の像を転写する方式が各種提案されている。

【0003】 上述した複数の画像形成部を有する画像形成装置は、機械的精度等の原因により、各画像形成部でレーザスキャナと感光体間の光学的距離に誤差があり、この誤差が各画像形成部間で異なると、各画像形成部の感光体上でのレーザビームの走査方向（以下、主走査方向、あるいはビーム走査方向と記す）の幅（主走査幅、あるいは主走査倍率）に違いが発生し、色ずれ（位置ずれ）が発生する。

【0004】 また、各画像形成部でレーザスキャナや感光体が、ビーム走査方向にずれ、このずれが各画像形成部間で異なると、主走査方向の書き出し位置に違いが発生し、最終的に形成される画像に色ずれ（位置ずれ）が発生する。

【0005】 このような主走査倍率の違いに起因する色ずれ（位置ずれ）を低減させる為に、各色毎に後述する図 8 に示すような画像信号用の画像クロック発生部を持ち、 $1/M$ 分周器と $1/N$ 分周器に設定する分周比（ N/M ）を変えることで、各色独立に画像クロックの周波数を可変とすることにより主走査倍率の補正を行う方法が提案されている（例えば、特公平 6-57040 号公報に開示されている）。

【0006】 以下、図 8 を参照しながら、従来の画像形成装置における画像クロック周波数の可変方法について説明する。

【0007】 図 8 は、従来の画像形成装置に備わる画像クロック発生部として機能する PLL 回路を説明するブロック図である。

【0008】 図 8 において、55 は PLL (Phase Locked Loop) 回路である。56 は水晶発振器、57 は $1/M$ 分周器、58 は位相比較器、59 はローパスフィルタ (LPF)、60 は電圧制御発振器、61 は $1/N$ 分周器である。また、52 は水晶発振器 56 からの出力信号である。51 は PLL 回路 55 から出力された画像クロックである。

【0009】 水晶発振器 56 からの出力信号 52 を $1/M$ 分周器 57 で M 分周した信号と、画像クロック 51 を $1/N$ 分周器 61 で N 分周した信号とを位相比較器 58 に入力し、位相比較器 58 の出力を LPF 59 を通し、電圧制御発振器 60 に入力する。

【0010】 例えば、水晶発振器 56 の出力信号 52 を $1/M$ 分周器 57 で M 分周した信号の位相が画像クロック 51 を $1/N$ 分周器 61 で N 分周した信号の位相より進んでいた場合に、電圧制御発振器 60 の入力電圧は上

昇し、画像クロック51の位相を進める。ここで、水晶発振器56からの出力信号52の周波数を f_{in} 、画像クロック51の周波数を f_{out} とすると「 $f_{out} = f_{in} \times N/M$ 」となる。検出された主走査幅に応じて N/M の値を調整することにより、画像クロック周波数が可変可能である。

【0011】また、各画像形成部毎に主走査幅を補正する別の方法として、ディジタル的に補正する方法が考えられる。画像領域において、いくつかの画素に相当する画像クロックの幅を長くすることで、主走査全体として各画像形成部で形成される画像の主走査幅を合わせる方法である。

【0012】例えば、補正前の画素の幅を4/4としたとき、画像領域（例えば、感光体上の潜像が形成される領域）の1つの画素の幅を5/4とすることで、主走査全体として幅を1/4ドット長くすることができる。画素の幅を長くすることは、その画素に相当する画像クロックの時間幅を長くすることになる。以下、クロックの周期に対して長くなった分をサブピクセルと呼ぶことにする。

【0013】図9は、画像クロックの時間幅を長くした場合のクロックを説明するタイミングチャートである。

【0014】図9において、53はサブピクセルを付加していない画像クロックである。54はサブピクセルを付加した画像クロックである。画像クロック53にはサブピクセルが付加されていないが、画像クロック54には、2つ目のパルスの立ち下がりにサブピクセルが付加されている。このような、画像クロックにサブピクセルを付加するという主走査幅の補正方法はPLL回路55の分周比を調整する方法に比べて安価に構成できる。

【0015】

【発明が解決しようとする課題】しかしながら、上記従来の画像形成装置において、従来の技術の項で述べたPLL回路55を用いて主走査幅を補正する方法では、画像クロックの周波数を微小に変える場合、 $1/M$ 分周器57、 $1/N$ 分周器61の分周比 M 、 N が小さいと N を1変化させたときの画像クロック51の周波数の変化が大きいため、分周比 M 、 N を大きくする必要がある。ところが、分周比 N を大きくすることで、PLL回路55のループの帰還量が小さくなり、画像クロックの周波数ジッタが大きくなるという問題があった。

【0016】また、ディジタル的に主走査幅を補正する方法では、画像領域において画像クロック51に色ずれを補正するために必要な数だけサブピクセルを付加することで、各画像形成部で形成される画像の主走査幅が合い、主走査全体として色ずれは小さくなる。ところが、サブピクセルを付加した箇所では、少なくともサブピクセルに相当する量の主走査方向の位置ずれが発生し、結果として色ずれが生じてしまうという問題点があった。

【0017】本発明は、上記の問題点を解決するために

なされたもので、本発明の目的は、走査幅検出手段の検出結果に基づいて前記各画像形成手段の走査幅を一致させるべく前記走査部が画像領域を走査中に画像クロックの一部の周期を可変させ、該周期が可変された画像クロックよりも単位時間あたりの周波数変化量が小さい画像クロックを出力することにより、画像クロックの周波数ジッタを大きくすることなく低コストで精度よく主走査倍率を補正することができ、サブピクセルを付加した箇所における画像ずれを格段に低減させて高品質な画像を形成できる画像形成装置を提供することである。

【0018】

【課題を解決するための手段】本発明に係る第1の発明は、それぞれ像担持体（図1に示す感光ドラム1k、1c、1m、1y）を光ビームで走査する走査部（図1に示す第1～第4レーザスキャナ2k、2c、2m、2y）を有する複数の画像形成手段（各色の画像形成部）と、前記各画像形成手段に供給する画像クロックを発生する複数の画像クロック発生手段（図4に示す画像クロック発生部20）と、前記走査部で走査される光ビームを前記画像クロックに同期した画像信号に基づいて変調する変調手段（図2に示すレーザビーム光源11）と、前記各画像形成手段の主走査方向の走査幅を検出する走査幅検出手段（図1に示す光センサ6a、6bの検知結果をもとに走査幅を検出するコントローラ1000）とを有する画像形成装置であって、前記複数の画像クロック発生手段の少なくとも1つに対して、前記走査部が画像領域を走査中に画像クロックの一部の期間の周期を可変とする周期可変手段（図4に示すサブピクセルを付加したクロック発生部21）と、前記走査幅検出手段の検出結果に基づいて前記各画像形成手段の走査幅を一致させるべく前記周期可変手段を制御する走査幅補正手段

（図4に示すコントローラ1000）と、前記周期可変手段で周期が可変された画像クロックを入力し、該周期が可変された画像クロックよりも単位時間あたりの周波数変化量が小さい画像クロックを出力する画像クロック変換手段（図4に示すPLL回路22）とを有するものである。

【0019】本発明に係る第2の発明は、前記各画像クロック発生手段は、前記周期可変手段と前記画像クロック変換手段とを有するものである。

【0020】本発明に係る第3の発明は、前記周期可変手段は、位相比較器の出力に応じた電圧を出力するローパスフィルタ（図8に示したローパスフィルタ59）を含むPLL回路である。

【0021】本発明に係る第4の発明は、前記PLL回路は、制御系の定数である自然角周波数を可変とする自然角周波数可変手段（PLL回路内部の図示しないチャージポンプ等の切り換えで自然角周波数を可変とする手段）を有するものである。

【0022】本発明に係る第5の発明は、前記走査部に

7

より走査された光ビームを所定位置で検出して水平同期信号を出力する水平同期信号出力手段（図2に示す位置検出センサ16）を有し、前記周期可変手段は、前記水平同期信号出力手段から出力される水平同期信号に基づいて主走査方向の書き出し位置の同期を行う同期部（図7に示すBD同期部42）を有するものである。

【0023】本発明に係る第6の発明は、前記画像クロック変換手段は、前記画像クロックの周波数変化を所定時間内に終わらせるものである。

【0024】本発明に係る第7の発明は、前記画像クロック変換手段は、前記画像クロックの周波数変化を前記走査部が画像領域を走査している時間内に終わらせるものである。

【0025】本発明に係る第8の発明は、前記画像クロック変換手段は、前記画像クロックの周波数変化をつぎの水平同期信号が出力されるまでに終わらせるものである。

【0026】本発明に係る第9の発明は、前記周期可変手段は、入力されるクロックを分周することにより画像クロックを生成する分周器を備え、前記分周器の分周比を可変とすることにより画像クロック周期を可変とするものである。

【0027】本発明に係る第10の発明は、それぞれ像担持体（図1に示す感光ドラム1k、1c、1m、1y）を光ビームで走査する走査部（図1に示す第1～第4レーザスキャナ2k、2c、2m、2y）を有する複数の画像形成手段（各色の画像形成部）と、前記各画像形成手段に供給する画像クロックを発生する複数の画像クロック発生手段（図4に示す画像クロック発生部20）と、前記走査部で走査される光ビームを前記画像クロックに同期した画像信号に基づいて変調する変調手段（図2に示すレーザビーム光源11）と、前記各画像形成手段の主走査方向の走査幅を検出する走査幅検出手段（図1に示す光センサ6a、6bの検知結果をもとに走査幅を検出するコントローラ1000）とを有し、前記各画像クロック発生手段は、前記画像形成手段の主走査方向の走査幅を所望の幅に変更する場合に、前記走査幅検出手段で検出された走査幅と前記所望の幅とに応じた個数のサブピクセルをクロックに付加する付加部（図4に示したサブピクセルを付加したクロック発生部21）と、前記付加部から出力されるクロックの単位時間あたりの周波数変化量を小さくして画像クロックとして出力する画像クロック変換部（図4に示したPLL回路22）とを有するものである。

【0028】本発明に係る第11の発明は、前記付加部は、前記画像形成手段の主走査方向の走査幅を所望の幅に変更する場合に、前記走査幅検出手段で検出された走査幅と前記所望の幅とに応じた個数のサブピクセルを前記走査部が画像領域を走査中にクロックに付加するものである。

8

【0029】本発明に係る第12の発明は、それぞれ像担持体（図1に示す感光ドラム1k、1c、1m、1y）を光ビームで走査する走査部（図1に示す第1～第4レーザスキャナ2k、2c、2m、2y）を有する複数の画像形成手段（各色の画像形成部）と、前記各画像形成手段に供給する画像クロックを発生する複数の画像クロック発生手段（図7に示す画像クロック発生部50）と、前記走査部で走査される光ビームを前記画像クロックに同期した画像信号に基づいて変調する変調手段（図2に示すレーザビーム光源11）と、前記各画像形成手段の主走査方向の走査幅を検出する走査幅検出手段（図1に示す光センサ6a、6bの検知結果をもとに走査幅を検出するコントローラ1000）とを有し、前記各画像クロック発生手段は、入力されるクロックを複数の分周比で分周可能な分周部（図7に示すBD同期部42）と、前記画像形成手段の主走査方向の走査幅を所望の幅に変更する場合に、前記走査幅検出手段で検出された走査幅と前記所望の幅とに応じた期間中に前記分周部の分周比を異なる分周比に切り換えておく制御部（図7に示すサブピクセル制御部41）と、前記分周部から出力されるクロックの単位時間あたりの周波数変化量を小さくして画像クロックとして出力する画像クロック変換部（図7に示すPLL回路43）とを有するものである。

【0030】本発明に係る第13の発明は、前記制御部は、前記画像形成手段の主走査方向の走査幅を所望の幅に変更する場合で前記所望の幅が前記走査幅検出手段で検出された走査幅より大きいときは、前記走査幅検出手段で検出された走査幅と前記所望の幅とに応じた期間中に前記分周部の分周比をもとの分周比より大きい分周比に切り換えておくものである。

【0031】本発明に係る第14の発明は、前記制御部は、前記画像形成手段の主走査方向の走査幅を所望の幅に変更する場合で前記所望の幅が前記走査幅検出手段で検出された走査幅より小さいときは前記走査幅検出手段で検出された走査幅と前記所望の幅とに応じた期間中に前記分周部の分周比をもとの分周比より小さい分周比に切り換えておくものである。

【0032】本発明に係る第15の発明は、前記制御部は、前記走査部が画像領域を走査中に前記分周部の分周比を異なる分周比に切り換え、前記走査幅検出手段で検出された走査幅と前記所望の幅とに応じた期間経過した後にもとの分周比に切り換えるものである。

【0033】本発明に係る第16の発明は、前記走査部により走査されたレーザビームを所定の位置で検出して水平同期信号として出力する水平同期信号出力手段（図2に示す位置検出センサ16）を有し、前記分周部は、前記水平同期信号に基づいて主走査方向書き出し位置の同期を行うものである。

【0034】本発明に係る第17の発明は、前記画像ク

9

ロック変換部は、所定時間内に前記画像クロックの周波数を所定の周波数に回復させるものである。

【0035】本発明に係る第18の発明は、前記所定時間は、前記走査部が画像領域を走査している時間である。

【0036】本発明に係る第19の発明は、前記所定時間は、つぎの水平同期信号が入力されるまでの時間である。

【0037】本発明に係る第20の発明は、前記画像クロック変換部は、ローパスフィルタ（図8に示すローパスフィルタ59）を有するPLL回路を備え、前記PLL回路の自然角周波数を調整することにより所定時間内に前記画像クロックの周波数を所定の周波数に回復させるものである。

【0038】本発明に係る第21の発明は、前記所望の幅は、基準となる画像形成手段の主走査方向の走査幅である。

【0039】本発明に係る第22の発明は、前記所望の幅は、前記走査幅検出手段により検出された各画像形成手段の主走査方向の走査幅のうち最大の幅である。

【0040】本発明に係る第23の発明は、前記画像クロック変換部は、PLL回路を用いて構成されるものである。

【0041】

【発明の実施の形態】以下、図面を参照しながら、本発明の実施形態の一例を詳細に説明する。

【0042】〔第1実施形態〕第1実施形態では、PLL回路の入力周波数と出力周波数の比が1である構成について説明する。

【0043】図1は、本実施形態を示す画像形成装置の概略構成を説明する図である。本実施形態では、4色すなわちイエロー（Y）、マゼンタ（M）、シアン（C）、ブラック（K）の画像形成部を備えたカラープリンタ等のカラー画像形成装置を一例に用いて説明する。

【0044】図において、1k、1c、1m、1yは感光ドラム（感光体）であり、感光ドラム1kはブラック、感光ドラム1cはシアン、感光ドラム1mはマゼンタ、感光ドラム1yはイエロー用の静電潜像が形成される（以下、符号に付されるk、c、m、yは各々ブラック、シアン、マゼンタ、イエロー用を示す）。2k、2c、2m、2yは第1～第4レーザスキャナで、画像信号に応じて露光を行い感光ドラム1k、1c、1m、1y上に静電潜像を形成する。

【0045】また、ブラック画像形成部は、感光ドラム1k、第1レーザスキャナ2k等から構成される。シアン画像形成部は、感光ドラム1c、第2レーザスキャナ2c等から構成される。マゼンタ画像形成部は、感光ドラム1m、第3レーザスキャナ2m等から構成される。イエロー画像形成部は、感光ドラム1y、第4レーザ

10

スキャナ2y等から構成される。

【0046】3は無端状の搬送ベルトで、図示しない用紙を各色の画像形成部に順次搬送し、画像を用紙に転写する転写ベルトを兼ねるものである。4は駆動ローラで、図示しないモータ、ギア等からなる駆動部と接続され搬送ベルト3を駆動する。5は従動ローラで、搬送ベルト3の移動に従って回転し、かつ搬送ベルト3に一定の張力を付与する。6a、6bは1対の光センサで、搬送ベルト3の両サイドに設けられ、搬送ベルト3上に形成された位置ずれ検出用パターン（後述する図3に示す位置ずれ検出用パターン7a～10a、7b～10b等）を検出する。

【0047】1000はコントローラで、CPU1001、RAM1002、ROM1003等から構成され、CPU1001はROM1003に格納される制御プログラムに基づいてカラープリンタを統括制御する。RAM1002はCPU1001のワークエリア等として使用される。

【0048】以下、本実施形態の画像形成装置の動作について説明する。

【0049】図示しないコンピュータ（PC）等からプリントすべきデータがカラープリンタに送られ、プリンタエンジンの方式に応じた画像処理が終了しプリント可能状態となると、図示しない用紙カセットから用紙が供給され搬送ベルト3に到達し、搬送ベルト3により用紙が各色の画像形成部に順次搬送される。

【0050】搬送ベルト3による用紙搬送とタイミングを合せて、各色の画像信号が各レーザスキャナ2k、2c、2m、2y（2k～2y）に送られ、第1～第4レーザスキャナ2k～2yがレーザ光を照射して各感光ドラム1k、1c、1m、1y（1k～1y）上に静電潜像を形成し、図示しない現像器が各感光ドラム1k～1y上に形成された静電潜像をトナーで現像し、図示しない転写部で感光ドラム1k～1y上のトナー像を搬送ベルト3により搬送される用紙上に転写される。

【0051】本実施形態で示すカラープリンタでは、Y、M、C、Kの順に順次画像形成される。その後、トナー像が転写された用紙は搬送ベルトから分離され、図示しない定着器で熱によってトナー像が用紙上に定着され、外部へ排出される。

【0052】次に、図2を参照して、各画像形成部のスキャナ光学系の構成について説明する。

【0053】図2は、図1に示した第1～第4レーザスキャナ2k～2yに備わるスキャナ光学系を説明する図である。なお、図1と同一のものには同一の符号を付してある。

【0054】図2において、11はレーザビーム光源で、光ビームを出射する。12はコリメートレンズで、レーザビーム光源11から出射された光ビームをコリメートする。13はポリゴンミラーで、感光ドラム1上を

11

光ビームで走査する。14は $f-\theta$ レンズで、光ビームの走査速度を補正する。16は位置検出センサ（以下、BDセンサと記述する）で、水平同期信号を生成する。

【0055】以下、動作について説明する。レーザビーム光源11より出射された光ビームは、コリメートレンズ12によりコリメートされた後、ポリゴンミラー13で走査される。走査された光ビームは $f-\theta$ レンズ14で走査速度を補正され、最終的に感光ドラム1上に画像信号に対応した潜像を形成する。

【0056】感光ドラム1上での画像信号書き込みタイミングを検出するためのBDセンサ16から出力された図示しない水平同期信号（以下、 \neg BDと記述する）に画像クロックを同期させる。同期してから、ある時間遅延させ、画像信号の書き込みを開始する。

【0057】本実施形態を示す画像形成装置は、上述したようにレーザスキャナ光学系を複数備えているために、各画像形成部の主走査倍率が異なると、結果として画像に色ずれとして表れる。主走査幅が色ごとにずれる原因としては、感光ドラムとレーザスキャナの間の距離や、光学部品の位置、光学部品の屈折率や形状、レーザの波長などが、画像形成部毎に違ってしまふことが挙げられる。

【0058】この主走査倍率の違いによる色ずれを低減させる為、搬送ベルト3上に図3に示す様な位置ずれ検出用パターンを形成し、搬送ベルト3の両サイドに設けられた1対のセンサ6a、6bで読取り、各色の位置ずれ量を検出する。

【0059】図3は、図1に示した搬送ベルト3等に転写される位置ずれ検出用パターンの一例を説明する図である。

【0060】図3において、7a、7bは位置ずれ検出用パターンで、ブラック画像形成部により搬送ベルト3に転写されたレーザ走査方向と搬送方向に延びた直線パターンである。8a、8bは位置ずれ検出用パターンで、シアン画像形成部により搬送ベルト3に転写されたレーザ走査方向と搬送方向に延びた直線パターンである。9a、9bは位置ずれ検出用パターンで、マゼンタ画像形成部により搬送ベルト3に転写されたレーザ走査方向と搬送方向に延びた直線パターンである。10a、10bは位置ずれ検出用パターンで、イエロー画像形成部により搬送ベルト3に転写されたレーザ走査方向と搬送方向に延びた直線パターンである。

【0061】なお、位置ずれ検出用パターン7a~10aは、図1に示した搬送ベルト3の手前側のパターンであり、図1に示した光センサ6aで読み取られる。位置ずれ検出用パターン7b~10bは、図1に示した搬送ベルト3の奥側のパターンであり、図1に示した光センサ6bで読み取られる。

【0062】図1に示した光センサ6a、6bで読み取られた位置ずれ検出パターンにより、図1に示したコン

12

トローラ1000がレーザ走査方向に延びた直線パターンから搬送方向の位置ずれ量を、搬送方向に延びた直線パターンからレーザ走査方向の位置ずれ量を検出する。なお、各色の走査幅は、搬送方向に延びた直線パターン7aと7b、8aと8b、9aと9b、10aと10b間の距離から算出される。

【0063】なお、位置ずれ検出用パターンは、図3に示した形状以外のものでもよく、本実施形態では、各画像形成部の主走査幅を検出可能な形状をしているのであればよい。

【0064】以下、図4等を参照して、サブピクセル付加について説明する。

【0065】図4は、本実施形態を示す画像形成装置の画像クロック発生部を説明する図である。なお、図1と同一のものには同一の符号を付してある。

【0066】図4において、20は画像クロック発生部である。21はサブピクセルを付加したクロック発生部で、図9に一例として示したピクセルを付加したクロック54と同様な出力クロック24を発生させることができる。22はPLL回路で、図8に示したPLL回路55と同様の構成を有している。サブピクセルを付加したクロック発生部21からの出力クロック24はPLL回路22に入力し、PLL回路22から画像クロック23を出力する。

【0067】なお、図4では1つの画像クロック発生部を示しているが、本実施形態を示す画像形成装置は各画像形成部それぞれに図4に示す画像クロック発生部20を備え、各画像形成部毎に独立してクロックにサブピクセルを付加できる。

【0068】以下、本実施形態を示す画像形成装置における色ずれを低減させるための主走査倍率補正の方法について説明する、まず、上述したように、コントローラ1000は、各色の画像形成部に図3に示した位置ずれ検出用パターン7a、7b~10a、10bを搬送ベルト3上に形成させて、該形成された位置ずれ検出用パターン7a、7b~10a、10bを光センサ6a、6bで検出し、各色の画像形成部毎に主走査幅を検出する。

【0069】そのなかで主走査幅が最も大きい色を基準とし、各画像形成部の主走査幅が基準色の主走査幅と同じになるように、各色の画像クロックにサブピクセルを付加し、全体倍率が合うようにする。なお、本実施形態では、各色のクロックにサブピクセルを付加する方法について説明しているが、クロック幅を小さくする方法も考えられる。この場合でも、同様の動作とすることができる。

【0070】図5は、図4に示した出力クロック24、画像クロック23の一例を説明するタイミングチャートである。

【0071】図5において、31はサブピクセルを付加していないクロックの波形である。32はサブピクセル

13

を付加した出力クロック 24 の波形である。33 は画像クロック 23 の波形である。サブピクセルを付加した出力クロック 24 は、図中の左から 2 つ目のパルスの立ち下がりにはサブピクセルが付加されている。画像クロック 23 は出力クロック 24 にサブピクセルが付加された 2 つ目のパルスから周波数が小さくなり、6 個目のパルス以降でサブピクセルが付加される以前の周波数に戻っている。

【0072】この際、サブピクセルを付加するのは、光ビームで感光ドラムの画像領域（例えば、記録紙に転写される画像が形成される感光ドラム上の領域）を走査している期間内である。BD 信号を検出してから光ビームが画像領域に入るまでは、サブピクセルを付加しない。これは、水平書き出し位置が不揃いにならないようにするためである。

【0073】次に、サブピクセルを付加したクロックから画像クロックを生成する方法について説明する。

【0074】図 4 に示したサブピクセルを付加したクロック発生部 21 から発生した出力クロック 24 を PLL 回路 22 に入力する。ここで、この PLL 回路 22 は、入力周波数に対する出力周波数の比が 1 となっているので、出力クロック 24 の周波数は画像クロック 23 の周波数と同じである。ただし、サブピクセルが付加された付近では出力クロック 24 と画像クロック 23 の周波数は異なる。

【0075】なお、図 4 に示した PLL 回路 22 の構成は、図 8 に示した PLL 回路 55 と同じである。ただし、PLL 回路 22 の分周比は $M=N$ である。PLL 回路 22 内部にも LPF 59 がある。LPF は時定数を持っているため、画像クロック 23 は、サブピクセルが付加されると、図 6 に示すようにゆっくりと周波数が小さくなり、その後元の周波数に戻る。

【0076】図 6 は、図 4 に示した画像クロック 23 の周波数の時間的変動を説明する図である。

【0077】図 6 において、横軸は時間軸であり、縦軸は画像クロック 23 の周波数を示す。出力クロック 24 にサブピクセルを付加した後にゆっくりと画像クロック 23 の周波数は小さくなり、それから徐々に大きくなっていき、元の周波数に戻る。

【0078】サブピクセルを付加しただけのクロックを画像クロックとして用いた場合は、サブピクセルを付加したときに画像クロックの周波数は急激に変化するのでサブピクセルを付加したところで色ずれが発生するが、サブピクセルを付加したクロックを PLL 回路を介したクロックを画像クロックとして用いることにより、サブピクセル付加により発生してしまう色ずれをなくすることができる。

【0079】なお、PLL 回路 22 の内部の LPF および各分周器 57, 61 の分周比は適切に決める必要がある。PLL の時定数が小さすぎると、サブピクセルに過

14

剰に反応し、画像クロックの周波数のオーバーシュート／アンダーシュートが出てしまい、逆に色ずれが大きくなってしまふ。また、PLL の時定数が大きすぎると、外乱に弱くなり、画像クロックのジッタが大きくなる。

【0080】適切な時定数に設定することで、サブピクセル付加による色ずれを大きく低減することができる。また、従来の技術の項で示したように PLL のみで周波数を変更する場合に比べて PLL 内部の分周比 N を小さくできる。このため、帰還周期が短くなり、周波数ジッタを小さくできる。

【0081】以上のようにして生成した画像クロックと画像データから、レーザ発光用の信号を生成し、レーザ発光用信号をレーザドライバに送り、レーザを変調駆動する。

【0082】このように、本実施形態では、サブピクセルを付加したクロックを PLL 回路に入力することで、画素の主走査方向の幅をゆっくりと変化させることができ、サブピクセル付加による色ずれを大きく低減することができる。また、PLL 内部の帰還周期を小さくできるため、周波数ジッタが小さくなり、高精度な画像を得られる。また、内部の分周比を可変とする PLL に比べて、安価な PLL 回路を用いることができる。

【0083】〔第 2 実施形態〕上記第 1 実施形態では、サブピクセルを付加したクロックを PLL 回路を用いることにより周波数の変動を小さく抑えた画像クロックを得る場合について説明したが、上記第 1 実施形態で示した画像形成装置において、サブピクセル付加時に PLL 回路の自然角周波数 ω_n を変更するように構成してもよい。以下、その実施形態について説明する。

【0084】図 4 に示した PLL 回路 22 ではロックアップ時間を小さくするために、自然角周波数 ω_n を状態によって変化させることが一般に行われている。すなわち、出力周波数を変化させるときには、自然角周波数 ω_n を大きくして、ロック時間を短くし、ロックした後は、自然角周波数 ω_n を小さくし、PLL 回路 22 の系を安定させる。また、 ω_n の変更は、PLL 回路 22 内部のチャージポンプなどの切り替えで行うことができる。

【0085】本実施形態では、PLL 回路 22 がサブピクセルが付加されたときに ω_n を大きくし、その後ある時間において自然角周波数 ω_n を小さくする。この結果、画像クロックの幅の変動を一定時間内に終わらせることができる。このようにすることで、画像クロック周波数の変動が、次の主走査ラインの水平同期信号が入るまでにおさまリ、画像クロックの変動による主走査方向書き出し位置のずれが起きなくなる。

【0086】また、画像領域外で画像クロック周波数が変化するのを防ぐことができ、主走査方向書き出し位置のずれや、主走査幅のずれが生じることが無くなる。

【0087】〔第 3 実施形態〕上記第 1, 第 2 実施形態

15

では、図4に示したように、サブピクセルを付加したクロック発生部21とPLL回路22とにより画像クロック23を発生させる場合について説明したが、クロックにサブピクセルを付加することとBDに同期させることを同時に行うように構成してもよい。以下その実施形態について説明する。

【0088】なお、本実施形態を示す画像形成装置は、図1、図2に示した構成を有し、図3に示した位置ずれ検出用パターンを形成可能であり、各画像形成部の主走査幅を検出できる。

【0089】以下、図7等を参照しながら、本実施形態における画像クロック発生方法を説明する。なお、本実施形態では、BD同期精度とサブピクセルとが1/4ドット精度である場合について説明するが、1/4ドットに限るものではなく、BD同期精度またはサブピクセルが1/4ドット以外であっても同様のことを行える。

【0090】図7は、本実施形態を示す画像形成装置の画像クロック発生部を説明する図であり、サブピクセル付加とBD同期を同時に行う場合の構成を示している。

【0091】図7において、42はBD同期部で、可変分周器により参照クロック45にサブピクセルを付加するサブピクセル付加器とBD同期器とが1つにまとめられたものである。43はPLL回路で、図8に示したPLL回路55と同様のものである。41はサブピクセル制御部である。本実施形態を示す画像形成装置の画像クロック発生部50は、サブピクセル制御部41、BD同期部42、PLL回路43等から構成される。

【0092】なお、図7では1つの画像クロック発生部を示しているが、本実施形態を示す画像形成装置でも各画像形成部それぞれに図7に示す画像クロック発生部50を備え、各画像形成部毎に独立してクロックにサブピクセルを付加できる。

【0093】以下、動作について説明する。BD同期部42は、/BD44によって1/4ドット精度でBD同期を行うと共に、サブピクセル制御部41からのサブピクセル付加信号(/SDOT)46が「H(High)」のときは4分周器、「L(Low)」のときには5分周器として機能する。信号(/SYBD)47は、BD同期部42からの出力クロック49が/BDに同期したことを示す信号であり、図示しない画像コントローラなどで主走査方向の書き出し位置制御に使う。

【0094】/SDOTを制御するのがサブピクセル制御部41で、BD同期部42の出力クロック49に同期動作し、適切な位置にサブピクセル(サブドット)が付加されるように/SDOTを制御する。PLL回路43は、BD同期部42の出力クロックを入力し、画像クロック48を出力する。PLL回路43内部の分周比はM=Nとなっている。また、参照クロック45の周波数は、画像クロック48の周波数の4倍である。

【0095】/BDが入力されるまでは、サブピクセル

16

制御部41は/SDOTを「H」にしている。このときBD同期部42の出力クロック49は参照クロック45の周波数の1/4の周波数となっている。/BDが入力されると、BD同期部42では/BDに同期するように出力クロック49を出力し、サブピクセル制御部41は、画像領域に達するまで/SDOTを「H」にしておく。

【0096】BD同期部42が出力クロックを/BDに同期させたときに、PLL回路43には一時的に違ったクロックが入ることで、画像クロック48の周波数が変動するが、PLL回路43の各種定数(ω_n 等)の設定により、画像領域まで(例えば光ビームによる画像領域走査終了まで)には、正常な周波数を出力するようになる。

【0097】光ビームの走査が画像領域に達したあと、サブピクセル制御部41は適切な時点、期間(例えば、検出された各画像形成部の主走査幅に応じた期間)で/SDOTを「L」にし、BD同期部42で出力クロック49にサブピクセルを付加する。サブピクセルを付加された出力クロック49は、PLL回路43により図6に示したグラフと同様にサブピクセルを付加した付近でゆっくりと周波数が変化する画像クロックに変換される。このように適切な時点で適切な長さのサブピクセルを出力クロック49に付加することで、各画像形成部の主走査幅を基準色の画像形成部の主走査幅に合わせることで、色ずれを低減できる。

【0098】また、上述した構成は、BD同期部とサブピクセル付加器が共通であるため、回路規模を小さくでき、装置のコンパクト化に貢献できるとともに、装置のコストダウンにも有効である。

【0099】なお、本実施形態においても上記第2実施形態で示したようにPLL回路43の自然角周波数 ω_n を変化させて画像クロック48の周波数の変動を一定時間内に終わらせるように構成してもよい。

【0100】〔その他の実施形態〕上記各実施形態において、各画像形成部の主走査倍率の検出は適切なときに行う。例えば、1枚印刷したあと次の紙を印刷するまでの間、温湿度などの環境が変わったとき、一定時間経過したとき、画像形成装置の立ち上げ時、画像形成部のユニット交換をした後、画像形成装置の本体を開け閉めした後、工場での出荷前調整のときなどに行うことで効果を得ることができる。工場での出荷前調整では、光学部品やスキャナなどの機械的な調整よりも低いコストでの調整が期待できる。

【0101】上記各実施形態では、図1に示したような4色の画像形成部を備えるカラープリンタ等の画像形成装置を一例に用いて説明した。しかし、2色や3色の(2つまたは3つの)画像形成部を備える画像形成装置、5色以上の(5つ以上の)画像形成部を備える画像形成装置に対し、上記各実施形態で示した技術を用いる

17

ことは可能であり、さらに本発明を適用することも有効である。

【0102】また、上記各実施形態では、各画像形成部の感光体1k~1y上の画像を搬送ベルト3により搬送される記録紙に転写する場合を示した。しかし、例えば、1次転写部で感光体から中間転写体（中間転写ベルト、中間転写ドラム等）に転写し、2次転写部で中間転写体から記録紙などの媒体に転写するように構成される画像形成装置等でも上記各実施形態で示した技術を用いることは可能であり、さらに本発明を適用することも有効である。

【0103】さらに、上記各実施形態では、図2に示したように1つのスキヤナ光学系に1つのレーザ光源が備えられる場合を示している。しかし、1つのスキヤナ光学系にレーザ光源が2つ以上備えられていてもよい。また、前述のように構成した場合にも本発明は有効である。この場合、主走査幅補正部を同一のスキヤナ光学系のレーザですべてあるいは一部を共通にする方法と、1つ1つのレーザ光源に対して1つの主走査幅補正部を持つ方法がある。

【0104】また、上記各実施形態では、カラープリンタを一例に用いて説明しているが、カラー複写機、カラーファクシミリ等の、特に複数のレーザスキヤナ光学系による複数の画像形成部を有し、それぞれの画像形成部でのレーザ走査方向の走査幅を揃えることを可能とした画像形成装置に上記各実施形態で示した技術を用いることは可能であり、本発明を適用することも有効である。

【0105】このように、上記各実施形態で示した画像形成装置は、複数のスキヤナ光学系と、前記各スキヤナ光学系に対応する画像形成部とを有し、画像クロックを発生する図4に示した画像クロック発生部20と、スキヤナ光学系で走査される光ビームを画像クロックに同期した画像信号に基づいて変調するレーザビーム光源11と、図3に示した位置ずれ検出パターン7a、7b~10a~10bを光センサ6a、6bで読み取ることににより各画像形成部の走査幅を検出するコントローラ1000とを有する画像形成装置であって、画像クロック発生部20の少なくとも1つに対して、画像領域中の一部の期間で画像クロックの周期を変化するサブピクセルを付加したクロック発生部21と、コントローラ1000により検出された走査幅に基づいて、各画像形成部の走査幅が同じになるように、サブピクセルを付加したクロック発生部21を制御するコントローラ1000と、サブピクセルを付加したクロック発生部21から出力された出力クロック24を入力し、出力クロック24よりも単位時間あたりの周波数変化量が小さい画像クロック23を出力するPLL回路22を有し、画像クロック発生部20が、サブピクセルを付加したクロック発生部21とPLL回路22とから構成されているので、低コストで色ずれの少ない高精度な画像を得ることができる。

18

【0106】また、上述した画像形成装置において、サブピクセルを付加したクロック発生部21の出力クロック24をローパスフィルタを含むPLL回路22に入力し、PLL回路22からの出力を画像クロック23としている。

【0107】さらに、上述した画像形成装置において、PLL回路22の制御系の定数である自然角周波数 ω_n を変化とすることで、サブピクセルを付加することによる主走査方向ずれを容易になくすることができる。

【0108】また、上述した画像形成装置において、走査された光ビームを所定の位置で検出してBDとして出力する位置検出センサ16を有し、画像領域中の一部の画像クロック周期を変化とするBD同期部42に主走査方向書き出し位置の同期を行う図示しないBD同期器が含まれているので、BD同期部と主走査幅補正部が共通であるために、全体として回路規模を小さくすることができ、安価にすることができる。

【0109】また、さらに上記各実施形態を組合せて実施するように構成してもよい。

【0110】さらに、上記各実施形態では、カラープリンタを一例に挙げて説明しているが、種々の画像形成装置、例えば電子写真装置、デジタル複写機、モノクロ複写機、カラーレーザ複写機、レーザビームプリンタ、カラーレーザプリンタ、ファクシミリ装置、コピー機能および/またはプリント機能および/またはファクシミリ機能等を備える複合複写機等、および種々の画像形成装置を制御する制御装置、情報処理装置、データ処理装置等に対し本発明または上記各実施形態で示した技術を適用するように構成してもよい。

【0111】以上のように、本発明の機能を実現するソフトウェアのプログラムコードを記録した記憶媒体を、システムあるいは装置に供給し、そのシステムあるいは装置のコンピュータ（またはCPUやMPU）が記憶媒体に格納されたプログラムコードを読み出して実行することによっても、本発明の目的が達成されることは言うまでもない。

【0112】この場合、記憶媒体から読み出されたプログラムコード自体が本発明の新規な機能を実現することになり、そのプログラムコードを記憶した記憶媒体は本発明を構成することになる。

【0113】プログラムコードを供給するための記憶媒体としては、例えば、フロッピーディスク、ハードディスク、光ディスク、光磁気ディスク、CD-ROM、CD-R、磁気テープ、不揮発性のメモリアカード、ROM、EEPROM等を用いることができる。

【0114】また、コンピュータが読み出したプログラムコードを実行することにより、本発明の機能が実現されるだけでなく、そのプログラムコードの指示に基づき、コンピュータ上で稼働しているOS（オペレーティングシステム）等が実際の処理の一部または全部を行

い、その処理によって前述した実施形態の機能が実現される場合も含まれることは言うまでもない。

【0115】さらに、記憶媒体から読み出されたプログラムコードが、コンピュータに挿入された機能拡張ボードやコンピュータに接続された機能拡張ユニットに備わるメモリに書き込まれた後、そのプログラムコードの指示に基づき、その機能拡張ボードや機能拡張ユニットに備わるCPU等が実際の処理の一部または全部を行い、その処理によって前述した実施形態の機能が実現される場合も含まれることは言うまでもない。

【0116】また、本発明は、複数の機器から構成されるシステム、例えば情報処理システム、印刷システム、画像処理システム、画像形成システム、制御システム、印刷制御システム、画像処理制御システム、画像形成制御システム等に適用しても、1つの機器からなる装置、例えば情報処理装置、印刷装置、画像処理装置、画像形成装置、制御装置、印刷制御装置、画像処理制御装置、画像形成制御装置等に適用してもよい。また、本発明は、システムあるいは装置にプログラムを供給することによって達成される場合にも適用できることは言うまでもない。この場合、本発明を達成するためのソフトウェアによって表されるプログラムを格納した記憶媒体を該システムあるいは装置に読み出すことによって、そのシステムあるいは装置が、本発明の効果を享受することが可能となる。

【0117】さらに、本発明を達成するためのソフトウェアによって表されるプログラムをネットワーク上のデータベースから通信プログラムによりダウンロードして読み出すことによって、そのシステムあるいは装置が、本発明の効果を享受することが可能となる。

【0118】

【発明の効果】以上説明したように、本発明に係る第1の発明によれば、それぞれ像担持体を光ビームで走査する走査部を有する複数の画像形成手段と、前記各画像形成手段に供給する画像クロックを発生する複数の画像クロック発生手段と、前記走査部で走査される光ビームを前記画像クロックに同期した画像信号に基づいて変調する変調手段と、前記各画像形成手段の主走査方向の走査幅を検出する走査幅検出手段とを有する画像形成装置であって、前記複数の画像クロック発生手段の少なくとも1つに対して、前記走査部が画像領域を走査中に画像クロックの一部の期間の周期を可変とする周期可変手段と、前記走査幅検出手段の検出結果に基づいて前記各画像形成手段の走査幅を一致させるべく前記周期可変手段を制御する走査幅補正手段と、前記周期可変手段で周期が可変された画像クロックを入力し、該周期が可変された画像クロックよりも単位時間あたりの周波数変化量が小さい画像クロックを出力する画像クロック変換手段とを有するので、画像クロックの周波数変化を時間的に分散させることにより、形成される画像幅を一致させるべ

く一部の周期を変化させても形成される画像に対する周波数変化の影響を最小限に抑えることができ、低コストで位置ずれの少ない高品質な画像を得ることができる。

【0119】第2の発明によれば、前記各画像クロック発生手段は、前記周期可変手段と前記画像クロック変換手段とを有するので、回路規模を小さくすることができる。

【0120】第3の発明によれば、前記周期可変手段は、位相比較器の出力に応じた電圧を出力するローパスフィルタを含むPLL回路であるので、画像クロックの周波数変化をなだらかにすることができ、画像領域中における画像ずれを抑えることができる。

【0121】第4の発明によれば、前記PLL回路は、制御系の定数である自然角周波数を可変とする自然角周波数可変手段を有するので、画像クロックの周波数が変化する期間を自在に調整することができる。

【0122】第5の発明によれば、前記走査部により走査された光ビームを所定位置で検出して水平同期信号を出力する水平同期信号出力手段を有し、前記周期可変手段は、前記水平同期信号出力手段から出力される水平同期信号に基づいて主走査方向の書き出し位置の同期を行う同期部を有するので、画像クロックの周期可変とBD同期を同一の回路で行うことができ、回路全体の規模を小さくしてコストを低くさせることができる。

【0123】第6の発明によれば、前記画像クロック変換手段は、前記画像クロックの周波数変化を所定時間内に終わらせるので、周波数が変動する時間を制限できる。

【0124】第7の発明によれば、前記画像クロック変換手段は、前記画像クロックの周波数変化を前記走査部が画像領域を走査している時間内に終わらせるので、各画像形成手段で形成される画像の両端を確実に一致させることができる。

【0125】第8の発明によれば、前記画像クロック変換手段は、前記画像クロックの周波数変化をつぎの水平同期信号が出力されるまでに終わらせるので、画像クロックを変動させることによる主走査方向の書き出し位置のずれを確実に防止できる。

【0126】第9の発明によれば、前記周期可変手段は、入力されるクロックを分周することにより画像クロックを生成する分周器を備え、前記分周器の分周比を可変とすることにより画像クロック周期を可変とすることで、簡単な構成で容易に画像クロックの周期を大きくまたは小さく変更することができる。

【0127】第10の発明によれば、それぞれ像担持体を光ビームで走査する走査部を有する複数の画像形成手段と、前記各画像形成手段に供給する画像クロックを発生する複数の画像クロック発生手段と、前記走査部で走査される光ビームを前記画像クロックに同期した画像信号に基づいて変調する変調手段と、前記各画像形成手段

21

の主走査方向の走査幅を検出する走査幅検出手段とを有し、前記各画像クロック発生手段は、前記画像形成手段の主走査方向の走査幅を所望の幅に変更する場合に、前記走査幅検出手段で検出された走査幅と前記所望の幅とに応じた個数のサブピクセルをクロックに付加する付加部と、前記付加部から出力されるクロックの単位時間あたりの周波数変化量を小さくして画像クロックとして出力する画像クロック変換部とを有するので、形成される画像幅を一致させるべく画像クロックにサブピクセルを付加して周期を変化させても形成される画像に対する周波数変化の影響を最小限に抑えることができ、低コストで位置ずれの少ない高品質な画像を得ることができる。

【0128】第11の発明によれば、前記付加部は、前記画像形成手段の主走査方向の走査幅を所望の幅に変更する場合に、前記走査幅検出手段で検出された走査幅と前記所望の幅とに応じた個数のサブピクセルを前記走査部が画像領域を走査中にクロックに付加するので、画像の書き出し位置がずれることなく位置ずれの少ない高品質な画像を得ることができる。

【0129】第12の発明によれば、それぞれ像担持体を光ビームで走査する走査部を有する複数の画像形成手段と、前記各画像形成手段に供給する画像クロックを発生する複数の画像クロック発生手段と、前記走査部で走査される光ビームを前記画像クロックに同期した画像信号に基づいて変調する変調手段と、前記各画像形成手段の主走査方向の走査幅を検出する走査幅検出手段とを有し、前記各画像クロック発生手段は、入力されるクロックを複数の分周比で分周可能な分周部と、前記画像形成手段の主走査方向の走査幅を所望の幅に変更する場合に、前記走査幅検出手段で検出された走査幅と前記所望の幅とに応じた期間中に前記分周部の分周比を異なる分周比に切り換えておく制御部と、前記分周部から出力されるクロックの単位時間あたりの周波数変化量を小さくし画像クロックとして出力する画像クロック変換部とを有するので、分周比を切り換えることにより画像クロックの一部の期間の周波数を変更でき、さらに画像クロックの周波数変化をなだらかにして画像領域中での画像ずれを最小限に抑えて、画像の幅を所望の幅に変更することができる。

【0130】第13の発明によれば、前記制御部は、前記画像形成手段の主走査方向の走査幅を所望の幅に変更する場合で前記所望の幅が前記走査幅検出手段で検出された走査幅より大きいときは、前記走査幅検出手段で検出された走査幅と前記所望の幅とに応じた期間中に前記分周部の分周比をもとの分周比より大きい分周比に切り換えておくので、分周比を大きくして形成される画像の幅を大きく調整することができる。

【0131】第14の発明によれば、前記制御部は、前記画像形成手段の主走査方向の走査幅を所望の幅に変更する場合で前記所望の幅が前記走査幅検出手段で検出さ

22

れた走査幅より小さいときは前記走査幅検出手段で検出された走査幅と前記所望の幅とに応じた期間中に前記分周部の分周比をもとの分周比より小さい分周比に切り換えておくので、分周比を小さくして形成される画像の幅を小さく調整できる。

【0132】第15の発明によれば、前記制御部は、前記走査部が画像領域を走査中に前記分周部の分周比を異なる分周比に切り換え、前記走査幅検出手段で検出された走査幅と前記所望の幅とに応じた期間経過した後にもとの分周比に切り換えるので、形成される画像の書き出し位置がずれることなく画像の幅を所望の幅に合わせることができる。

【0133】第16の発明によれば、前記走査部により走査されたレーザビームを所定の位置で検出して水平同期信号として出力する水平同期信号出力手段を有し、前記分周部は、前記水平同期信号に基づいて主走査方向書き出し位置の同期を行うので、画像クロックの一部の周期の変更とBD同期とを同一の回路で行うことができ、回路全体を小さくすることができる。

【0134】第17の発明によれば、前記画像クロック変換部は、所定時間内に前記画像クロックの周波数を所定の周波数に回復させるので、周波数が変動する時間を制限できる。

【0135】第18の発明によれば、前記所定時間は、前記走査部が画像領域を走査している時間であるので、形成される画像の走査終了端を所望の位置に合わせることができる。

【0136】第19の発明によれば、前記所定時間は、つぎの水平同期信号が入力されるまでの時間であるので、画像クロックを変動させることによる主走査方向の書き出し位置のずれを確実に防止できる。

【0137】第20の発明によれば、前記画像クロック変換部は、ローパスフィルタを有するPLL回路を備え、前記PLL回路の自然角周波数を調整することにより所定時間内に前記画像クロックの周波数を所定の周波数に回復させるので、画像クロックの周波数の変化を容易に調整でき、周波数を変化させる時間を制限できる。

【0138】第21の発明によれば、前記所望の幅は、基準となる画像形成手段の主走査方向の走査幅であるので、各画像形成手段の走査幅を基準となる他の画像形成手段の主走査方向の走査幅に一致させることができ、低コストな装置でありながら各画像形成手段で形成される画像を精度よく一致させて、ずれの少ない高品質な画像を得ることができる。

【0139】第22の発明によれば、前記所望の幅は、前記走査幅検出手段により検出された各画像形成手段の主走査方向の走査幅のうち最大の幅であるので、各画像形成手段の主走査方向の画像幅を最大の走査幅に合わせることができ、画像クロックにサブピクセルを付加させるだけが可能な低コストな装置であっても各画像形成手

23

段で形成される画像を精度よく一致させて、ずれの少ない高品質な画像を得ることができる。

【0140】第23の発明によれば、前記画像クロック変換部は、PLL回路を用いて構成されるので、画像クロックの周波数変化をなだらかにすることができ、サブピクセルを付加したところにおける画像ずれを抑えることができる。

【0141】したがって、画像クロックの周波数ジッタを大きくすることなく低コストで精度よく主走査倍率を補正することができ、サブピクセルを付加した箇所における画像ずれを格段に低減させて高品質な画像を形成できる等の優れた効果を奏する。

【図面の簡単な説明】

【図1】本実施形態を示す画像形成装置の概略構成を説明する図である。

【図2】図1に示した第1～第4レーザスキャナに備わるスキャナ光学系を説明する図である。

【図3】図1に示した搬送ベルト等に転写される位置ずれ検出用パターンの一例を説明する図である

【図4】本実施形態を示す画像形成装置の画像クロック発生部を説明する図である。

【図5】図4に示した出力クロック、画像クロックの一

24

例を説明するタイミングチャートである。

【図6】図4に示した画像クロックの周波数の時間的変動を説明する図である。

【図7】本実施形態を示す画像形成装置の画像クロック発生部を説明する図である。

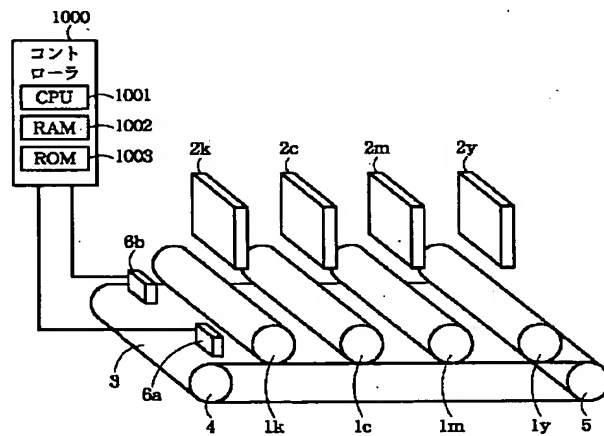
【図8】従来の画像形成装置に備わる画像クロック発生部として機能するPLL回路を説明するブロック図である。

【図9】画像クロックの時間幅を長くした場合のクロックを説明するタイミングチャートである。

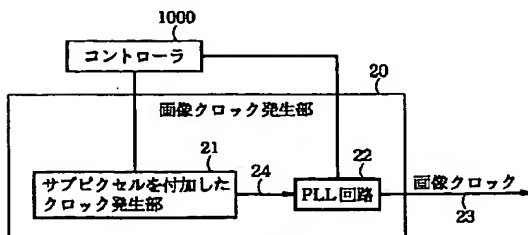
【符号の説明】

- 1 k～1 y 感光ドラム
- 2 k～2 y 第1～第4レーザスキャナ
- 3 搬送ベルト
- 6 a, 6 b 光センサ
- 21 サブピクセルを付加したクロック発生部
- 22 PLL回路
- 41 サブピクセル制御部
- 42 BD同期部
- 43 PLL回路
- 1000 コントローラ

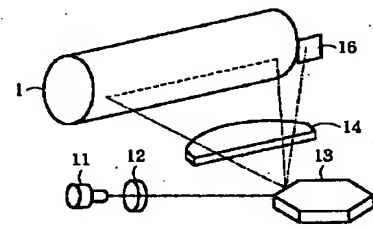
【図1】



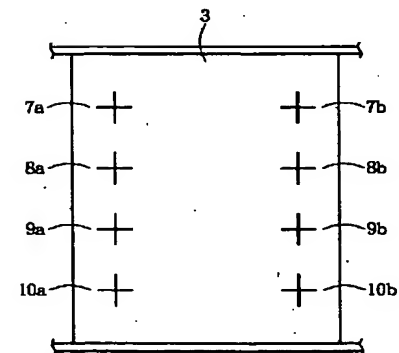
【図4】



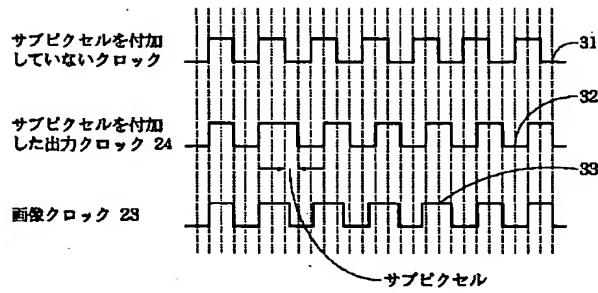
【図2】



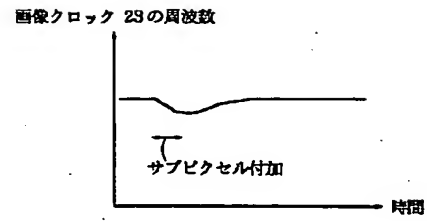
【図3】



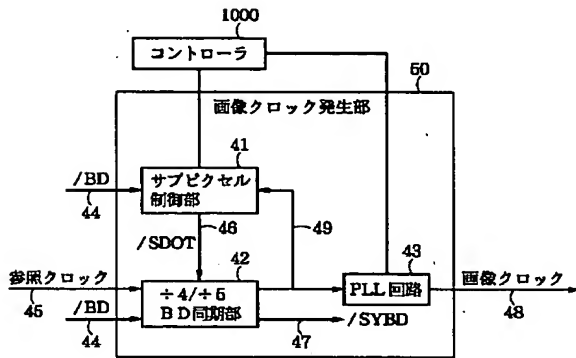
【図 5】



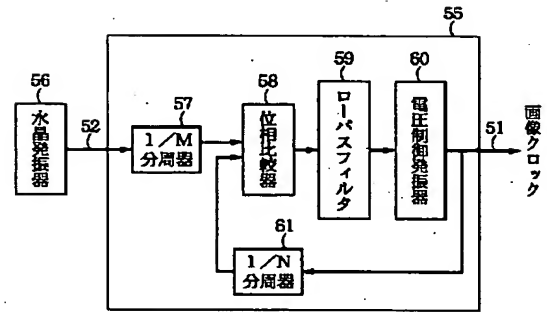
【図 6】



【図 7】



【図 8】



【図 9】

